

О верхних оценках сложности синтеза автономных автоматных плоских схем

А. С. Воротников¹

В работе получена верхняя оценка переключательной мощности реализации периодической последовательности плоской автоматной схемой без входов. Приводится схема, реализующая произвольную наперёд заданную последовательность длины 2^n для натуральных n с переключательной мощностью не более $\frac{2^{n/2}}{n}$.

Ключевые слова: схемы из функциональных элементов, конечные автоматы, модель СБИС, плоские схемы, мощность схем, функция Шеннона, верхние оценки.

1. Введение

Впервые понятие схемы из клеточных элементов, далее так же называемой плоскими схемами, было введено в работе Кравцова С.С. [1], показавшего, что для реализации произвольной булевой функции такой схемой требуется $O(2^n)$ элементов. В последствии был получен порядок функции Шеннона площади для частичных булевых функций $O(|D|)$, где D — область определения (Д. А. Жуков [2]). Связь между площадью плоских схем и объёмом трёхмерных, реализующих булевы операторы анализировалась в работе (Н.А. Шкаликова [3]). В работах [4, 5, 6] Г. В. Калачев изучал порядок потенциала и переключательной мощности плоских схем, реализующих булевы функции и операторы. Было показано, что порядок потенциала и переключательной мощности плоской схемы, реализующей булеву функцию от n переменных, составляет $2^{n/2}$; показана связь этих мер мощности. Так же был получен порядок переключательной мощности реализацией плоскими схемами частичных булевых операторов. О. М. Касим-Заде исследовал активность схем из функциональных элементов. В качестве меры активности схемы в работе [7] он ввёл понятие P -активности: на каждом входном наборе рассматривается количество элементов, на вход которых подаётся единица или сам элемент выдаёт единицу, после этого берётся максимум по всем наборам. Касим-Заде показал, что в некотором базисе для любой булевой функции от n переменных можно построить схему, P -активность которой имеет порядок $O(n^2)$.

¹*Воротников Алексей Сергеевич* — аспирант каф. математической теории интеллектуальных систем мех.-мат. ф-та МГУ, e-mail: vorotnikov.lexa@yandex.ru.

Vorotnikov Alexey Sergeevich — graduate student, Lomonosov Moscow State University, Faculty of Mechanics and Mathematics, Chair of Mathematical Theory of Intellectual Systems.

В работе [8] Ю. С. Шуткин исследовал мощность контактных схем и получил линейный порядок функции Шеннона.

Рассматриваются так же задачи сложности синтеза для некоторых классов функций и операторов. В частности были найдены порядки роста функции Шеннона максимального и среднего потенциала для монотонных функций [9]. В работе [10] получены асимптотические оценки высокой степени точности для сложности реализации контактными схемами дешифратора.

В данной работе рассматривается расширенное понятие: плоские автоматные схемы. Это схемы, чей базис клеточных элементов составляют, помимо привычных булевых функций с не более чем четырьмя входами и выходами, задержки - автоматы с одним состоянием, подающие на выход в следующий такт то, что пришло на вход в предыдущий. Корректные схемы теперь в каждом ориентированном цикле должны содержать не менее одной задержки. Функционирует данная конструкция как структурный автомат. В дальнейшем рассматриваем только автоматные плоские схемы без входов, будем их так же называть автоматными схемами. В качестве меры сложности рассматривается переключательная мощность: суммарное число изменений на выходах элементов, нормированное на длину периода последовательности, поступающей на выход. Показано, что произвольную последовательность из нулей и единиц с периодом 2^n можно реализовать автоматной схемой, обладающей переключательной мощностью не более $\frac{2^{n/2}}{n}$. В работе приводится такая схема. При построении схемы активно применялись идеи, возникавшие ранее в работах Г. В. Калачёва [4, 5].

В дальнейшем планируется получить нижнюю оценку для переключательной мощности плоских автоматных схем, реализующих периодические последовательности, так же порядок переключательной мощности для реализаций плоскими автоматными схемами произвольных автоматов.

Автор выражает благодарность д.ф.-м.н. профессору Э. Э. Гасанову за научное руководство и помощь в работе, а также к.ф.-м.н., м.н.с. Г. В. Калачёву и А. А. Ефимову за ценные замечания и предложения по тексту статьи.

2. Основные понятия и формулировка результатов

2.1. Определение плоской автоматной схемы

Вводимое определение несколько расширяет определение плоской схемы, введённое в работе [4].

Клеточным элементом будем называть автомат с не более чем двумя состоянием, у которого в сумме не более четырёх входов и выходов, причём каждому его входу и каждому выходу сопоставлена некоторая метка из множества $\{l, r, t, b\}$, причём метки не повторяются. Метки будем также называть сторонами элемента:

- l — левая сторона;
- r — правая сторона;
- t — верхняя сторона;
- b — нижняя сторона.

Клеточный элемент будем изображать в виде единичного квадрата на плоскости. При этом входам и выходам элемента сопоставляются стороны квадрата в соответствии с присвоенными им метками. Метки, присвоенные входам (выходам) автомата будем называть входами (выходами) элемента. Метки, не присвоенные ни входам, ни выходам, будем называть изоляторами. Множество входов (выходов) элемента e будем обозначать $in(e)$ ($out(e)$). Входы и выходы элемента будем называть его контактами.

Описывать элемент с одним состоянием будем уравнениями, которые задают его оператор, заменяя все переменные в них на сопоставленные им метки (l, r, t или b). Тогда в левой части каждого уравнения будет стоять выходная метка, а в правую будут входить только входные метки. На рисунке 1 приведены примеры клеточных элементов. Для удобства

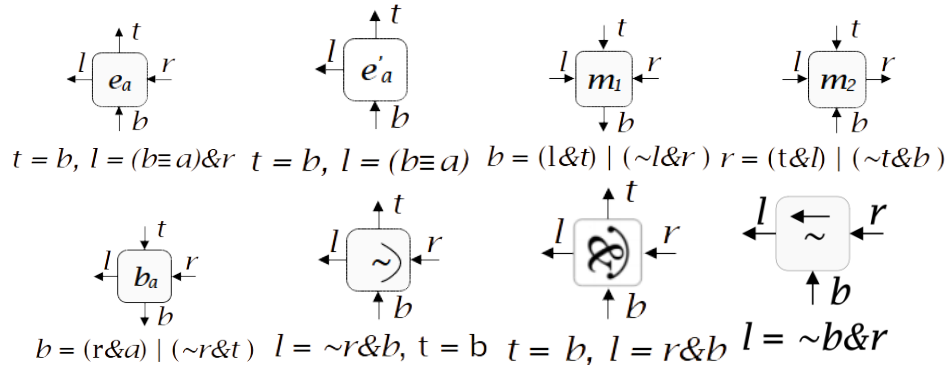


Рис. 1. Примеры логических элементов.

введём пустой клеточный элемент — изолирующий (будем обозначать λ). Всюду далее значок $:=$ будет обозначать «по определению равно». Через \mathcal{E} обозначим множество всех клеточных элементов, $N_{\mathcal{E}} := |\mathcal{E}|$.

Далее везде используется базис \mathcal{B} , состоящий из всех элементов с одним состоянием и множества элементов с двумя состояниями состояниями $\{(E, E, E, \phi, \psi_1), (E, E, E^2, \phi, \psi_2), (E, E, E^3, \phi, \psi_3)\}$, где $E = \{0, 1\}$,

$$\begin{cases} \varphi(1) = 0, \\ \varphi(t+1) = a(t). \end{cases}$$

$$\psi_1(t) = q(t), \quad \psi_2(t) = (q(t), q(t)), \quad \psi_3(t) = (q(t), q(t), q(t)),$$

где $a(t)$ — входной сигнал в момент времени t , $q(t)$ — состояние автомата в момент времени t . Будем называть такие элементы *задержками*. Иными словами, автомат просто играет роль задержки, «засасывая» сигнал по одному проводу и «отдавая» не более чем по трём проводам на следующем такте, рисунке 2.

Если на всех выходах элемента с одним состоянием реализуются тождественные функции, то будем называть элемент *коммутационным*, остальные элементы с одним состоянием будем называть *логическими*. *Сетью из клеточных элементов* на множестве $M \subset \mathbb{Z}^2$ над множеством

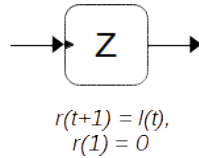


Рис. 2. Задержка.

$\mathcal{E}' \subseteq \mathcal{E}$ будем называть отображение $K : M \rightarrow \mathcal{E}'$, при этом \mathcal{E}' будем называть *базисом* сети. Элемент $K(x, y)$ будем называть элементом схемы K с координатами (x, y) . Элемент с приписанными ему координатами будем называть *элементом схемы*. *Левой, правой, верхней и нижней* сторонами элемента e с координатами (x, y) будем называть точки с координатами $(x - \frac{1}{2}, y)$, $(x + \frac{1}{2}, y)$, $(x, y - \frac{1}{2})$ и $(x, y + \frac{1}{2})$ соответственно (ось y направлена вниз). Будем говорить, что сеть K из клеточных элементов корректна, если для любых двух таких элементов x и y схемы K , что сторона a элемента x совпадает со стороной b элемента y , выполнено одно из условий:

- один из элементов x, y — изолирующий,
- стороны a и b являются изоляторами,
- либо одна из них является входом, другая — выходом, например, a — выход, а b — вход; в таком случае будем говорить, что выход a подключен к входу b .

Множество M будем называть *носителем* сети K . Введём понятие *графа корректной сети из клеточных элементов K* (будем обозначать его G_K): это ориентированный граф, вершинами которого являются входы и выходы элементов схемы. Если выход одного элемента подключен ко входу другого, то им будет соответствовать одна и та же вершина графа (будем говорить, что эта вершина является выходом первого элемента и входом второго). Из вершины a в вершину b ведёт ребро в том и только том случае, когда существует такой элемент e , что a является его входом, b — выходом, причём функция, реализуемая на выходе b , существенно зависит от входа a . *Плоской автоматной схемой* на множестве $M \subset \mathbb{Z}^2$ над базисом $\mathcal{E}' \subseteq \mathcal{E}$ будем называть корректную сеть из клеточных элементов, в графе которой все ориентированные циклы содержат хотя бы одну задержку. Множество M будем называть *носителем* схемы K .

Если вход (выход) элемента не подключен к выходу (входу) другого элемента, будем его называть *входом (выходом)* схемы. *Контактами* схемы будем называть её входы и выходы. Множество входов (выходов) схемы K будем обозначать $In(K)$ ($Out(K)$). *Узлами* схемы K будем называть вершины графа G_K . Если M — носитель схемы K , то величину $|M|$, равную количеству элементов множества M , будем называть *площадью* схемы K и обозначать $|K|$.

Длиной схемы K будем называть длину наименьшего прямоугольника, содержащего все непустые элементы схемы K , обозначается $l(K)$. *Шириной* схемы K будем называть ширину наименьшего прямоугольника, содержащего все непустые элементы схемы K , обозначается $w(K)$.

Расстоянием между узлами схемы будем называть расстояние между соответствующими вершинами в G_K . Расстояние от узла a до узла b на схеме K будем обозначать $\rho_K(a, b)$. *Подсхемой* схемы K с носителем $M_0 \subseteq M$ будем называть схему $K|_{M_0}$, получающуюся из K выбрасыванием клеточных элементов, соответствующих множеству $M \setminus M_0$. Если схема K фиксирована, то иногда будем говорить просто подсхема M_0 . Каждой плоской схеме K можно сопоставить структурный автомат $Circ(K)$ следующим образом:

- 1) каждой функции $f_{s,i}$, которую реализует i -й выход элемента s клеточной схемы, сопоставим функциональный элемент $e_{s,i}$, реализующий $f_{s,i}$; если i -й и j -й выходы являются выходами одной и той же функции, то им будет соответствовать один и тот же функциональный элемент;
- 2) если i -й выход s_1 подключен к j -му входу s_2 , то соединим выход элемента $e_{s_1,i}$ с j -ми входами элементов $e_{s_2,k}$ для всех k , для которых $f_{s_2,k}$ зависит от j -го аргумента;

- 3) удалим из схемы все тождественные функции, подсоединив их вход ко всем их выходам;
- 4) аналогично поступаем с задержками.

Сопоставление корректно, так как правила сопоставления вкладываются в правила индуктивного построения структурных автоматов [11]. Правило обратной связи, требующее зависимость со сдвигом от замыкаемой переменной, так же выполнено в силу наличия задержки в каждом ориентированном цикле. Поскольку только ориентированные циклы могут порождать обратную связь, всё верно.

Будем говорить, что схема K реализует автомат A_K , если схема из автоматных элементов $Circ(K)$ реализует A_K .

Поскольку класс определённых здесь автоматных схем включает в себя класс плоских схем, то для синтеза автоматных схем можно пользоваться верхними оценками плоских схем. В частности, для блоков, не содержащих задержек, мы будем применять утверждения, известные для плоских схем. С другой стороны, каждую автоматную схему с n входами, m выходами и z задержками можно интерпретировать как плоскую схему, реализующую булев оператор с $n + z$ входами и $m + z$ выходами, где ровно z входов идут из пустых клеточных элементов, причём в эти же клеточные элементы приходит один выход. Иными словами, ровно z входов имеют пару в виде выхода, расположенного на той же клетке.

Значение всех выражений ниже, относящихся к параметрам блоков, полагается равным их округлению до целого вверх. Если при таком округлении возникают не используемые дальше провода полагается, что на них подана константа 0.

Везде ниже слово асимптотически понимается в том смысле, что $k \asymp n$ и $n \rightarrow \infty$.

Далее рассматриваем только плоские автоматные схемы без входов с единственным выходом.

2.2. Меры мощности схем

Рассмотрим плоскую автоматную схему K без входов, реализующую периодическую последовательность длины $l \in \mathbb{N}$. Последовательность, реализуемую схемой K обозначим α_K . Для каждой такой схемы K зафиксируем некоторую нумерацию её узлов. На i -м узле реализуется некоторая автоматная функция g_i . Везде далее будем считать, что схема K имеет h узлов и g_i — автоматная функция, реализуемая в i -м узле схемы K . Состоянием схемы K на такте t назовём вектор

$$s_K(t) := (g_1(t), \dots, g_h(t)).$$

Величину $c_K(t) := |s_K(t) \oplus s_K(t+1)|$ назовём *затратой энергии на переключение схемы* с такта t на $t+1$. Длина вектора понимается как сумма целых чисел его компонент:

$$a = (a_1, \dots, a_n) \in \{0, 1\}^n, |a| = \sum_{i=1}^n a_i.$$

Схема K функционирует циклически с периодом l , если после последовательность на её выходе имеет период l .

Переключательной мощностью схемы K , функционирующей циклически с периодом l , назовём $W(K) = \frac{1}{l} \sum_{t=0}^{l-1} c_K(t)$.

Для подсхемы K' схемы K определим переключательную мощность как $W_K(K') = \frac{1}{l} \sum_{t=0}^{l-1} c'_K(t)$.

Переключательной мощностью последовательности α назовём величину $W(\alpha) = \min_{\alpha_K = \alpha} W(K)$.

Введём функцию Шеннона для переключательной мощности последовательностей из класса \mathcal{F} :

$$W(\mathcal{F}, l) = \max_{\alpha \in \{0, 1\}^l \cap \mathcal{F}} W(\alpha),$$

Если $\mathcal{F} = \{0, 1\}^l$, то $W(\mathcal{F}, l) = W(l)$.

Теорема 1.

$$W(2^n) \leq 12 \frac{2^{n/2}}{n}, \text{ при } n \rightarrow \infty$$

Причём достигнуть такой переключательной мощности можно используя не более $\frac{3}{2}n$ задержек асимптотически.

2.3. Вспомогательные утверждения

Для доказательства теоремы 1 нам потребуется следующая лемма.

Лемма 1.

$$W(2^n) \lesssim \begin{cases} 50 \frac{2^{n/2}}{n}, & \text{если } k = \frac{n}{4} + \frac{1}{2} \log_2 n, \\ 12 \frac{2^{n/2}}{k}, & \text{если } k \in (\frac{n}{4} + \frac{1}{2} \log_2 n, \frac{n}{2} - \log_2 n), \text{ при } n \rightarrow \infty \\ 36 \frac{2^{n/2}}{n}, & \text{если } k = \frac{n}{2} - \log_2 n, \end{cases}$$

используя не более $n + k + \log_2 k$ задержек, где параметр $k \in [\frac{n}{4} + \frac{1}{2} \log_2 n, \frac{n}{2} - \log_2 n] \cap \mathbb{N}$.

Докажем лемму следующим образом: сначала опишем блоки, используемые в дальнейшем для построения схемы H с требуемыми характеристиками, опишем устройство схемы H , затем оценим переключательную мощность блоков, составляющих схему H и, наконец, оценим переключательную мощность всей схемы H .

Везде ниже полагается $W_H(S) := W(S)$.

Фразу «за цикл (период) длины l » при рассмотрении некоторого блока надо воспринимать следующим образом. Или данный блок рассматривается как составной элемент некоторого другого блока, обладающего периодом l или данный блок сам обладает периодом l .

Лемма 2. *Если за цикл длины l вход схемы P меняется не чаще чем t раз, то $W(P) \leq \frac{1}{l} ((2l(P)w(P) + l(P) + w(P))t)$. Вход понимается в расширенном смысле, как объединение собственно входов схемы и выходов задержек, содержащихся в схеме.*

Доказательство. Каждое изменение на входах схемы может привести к изменению не более чем всех узлов схемы. Осталось посчитать узлы, перемножить их с t и разделить на l . Пусть $l(P) = l, w(P) = w$. Рассмотрим прямоугольную схему S с такими размерами и всеми узлами. Число узлов схемы S не меньше числа узлов схемы P .

Рассмотрим прямоугольную схему $S_l, l(S_l) = l, w(S_l) = 1$. За исключением узлов на границе, в ней $l - 1$ узел. Таким образом в строке схемы S $l - 1$, а строк w . Если соединить две строки длины l , находящиеся друг над другом, то появится ещё l узлов. Всего для схемы S надо провести $w - 1$ соединения. По периметру стоит не более $2(l + w)$ узлов. Итого число узлов в схеме S не больше

$$(l - 1)w + l(w - 1) + 2(l + w) \leq 2lw + l + w,$$

что завершает доказательство. \square

Если схема P с периодом l состоит из схем P_1, \dots, P_m , то

$$W(P) = \sum_{i=1}^m W(P_i).$$

Иными словами переключательная мощность аддитивна.

2.4. Описание основных блоков

Для реализации периодической последовательности нам потребуется несколько разных блоков. Опишем их характеристики.

- 1) Декодеры D_1, D_2 и D_3 . В литературе эти блоки часто называются дешифраторами.

$$\begin{aligned} l(D_1) &= 3(k - \log_2 k), & w(D_1) &= \frac{2^k}{k}, & W(D_1) &\lesssim 6\frac{2^k}{k}. \\ l(D_2) &= 3k, & w(D_2) &= 2^k, & W(D_2) &\lesssim 6k. \\ l(D_3) &= k, & w(D_3) &= 2 \cdot 2^k, & W(D_3) &\lesssim 4 \cdot 2^{3k-n}. \end{aligned}$$

- 2) Генератор последовательностей длины k K_α .

$$l(K_\alpha) = 2^k(1 + 3/k), \quad w(K_\alpha) = 2^{k+1}, \quad W(K_\alpha) \lesssim 4 \cdot 2^{3k-n}.$$

- 3) Блок дизъюнкций U .

$$l(U) = 2^k(1 + 3/k), \quad w(U) = k, \quad W(U) \lesssim 2 \cdot 2^{3k-n}.$$

- 4) Блок B , отвечающий за генерацию подпоследовательности длины 2^{2k} .

$$l(B) \lesssim 2^k(1 + 3/k), \quad w(B) \lesssim 2^{k+1}, \quad W(B) \lesssim 10 \cdot 2^{3k-n}.$$

- 5) Счётчики C_1, C_2, C_3, C_4 .

$$\begin{aligned} l(C_1) &= 6, & w(C_1) &= 3(\log_2 k + 2), & W(C_1) &\leq \log_2 k. \\ l(C_2) &\lesssim 3(\log_2 k + 2), & w(C_2) &= 6, & W(C_2) &\leq \frac{k - \log_2 k}{k}. \\ l(C_3) &= 3(k + 2), & w(C_3) &= 6, & W(C_3) &\leq \frac{k}{2^k}. \\ l(C_4) &= 6, & w(C_4) &= 3(n - 2k + 2), & W(C_4) &\leq \frac{n - 2k}{2^{2k}}. \end{aligned}$$

- 6) Блок проверки на равенство одному из записанных в его структуру чисел Q_α .

$$l(Q_\alpha) = 2^{n/2-k}, \quad w(Q_\alpha) = n - 2k + 1, \quad W(Q_\alpha) \lesssim 2(n - 2k)2^{n/2-3k}.$$

- 7) Энкодер E .

$$l(E) = k, \quad w(E) = 2^k, \quad W(E) \lesssim 2 \cdot 2^k.$$

- 8) Очередь f , способная полностью перезаписываться по сигналу.

$$l(f) = 2k, \quad w(f) = 2, \quad W(f) \lesssim 8k.$$

2.5. Реализация используемых блоков

Назовём прямоугольную схему *повторяющейся*, если напротив каждого её входа x на противоположной стороне симметрично (рассматривается осевая симметрия) расположен выход y , на котором реализуется тождественная функция $y(x) = x$.

Будем описывать элементы схемы следующим образом: чтобы описать элемент e с координатами (x, y) , будем писать

$$(x, y) : s_1 = f_1(s_{m+1}, \dots, s_q), \dots, s_m = f_m(s_{m+1}, \dots, s_q),$$

где $s_j \in \{l, t, r, b\}$, причем $out(e) = \{s_1, \dots, s_m\}$, $in(e) = \{s_{m+1}, \dots, s_q\}$.

Введём индуктивно множество проводов, выходящих из блока X $\omega(X)$:

- 1) База индукции. Для каждого узла x из $Out(X)$ рассмотрим все узлы клеточного элемента, к которому он подключён вне X , и добавим к множеству проводов те узлы, на которых реализуется тождественная функция равная x .
- 2) Шаг индукции. Для каждого узла x' из множества, построенного на предыдущем шаге, рассмотрим клеточный элемент, к которому он подключён. Если клеточный элемент принадлежит X , то перейдём к рассмотрению следующего узла. Добавим к множеству те узлы этого клеточного элемента на которых реализуется тождественная функция равная x' и которых ещё нет в множестве.

Если в базе рассмотреть один единственный узел j , лежащий в схеме Y , и рассматривать только клеточные элементы из Y , то получится определение множества проводов, соединённых с входом j некоторого блока; так же будем обозначать его $\omega(j)$. Будем считать, что параллельно с построением множества $\omega(X)$ строится ориентированный граф G . На первом шаге граф состоит из вершин $Out(X)$. На каждом следующем шаге, если для узла u , находящегося среди вершин графа G , нашёлся клеточный элемент, удовлетворяющий всем требованиям определения (т.е. к нему подключён узел u , он лежит вне X), и на его узле v реализуется тождественная функция u , то добавим к G вершину v ребро (u, v) . Если рассмотреть некоторый блок Y и в множестве $\omega(X)$ оставить только элементы, лежащие на ориентированных путях графа G с началами в $Out(X)$ и концами в $In(Y)$, то получится множество $\omega(X, Y)$ — *множество проводов, соединяющих блок X с блоком Y* .

Введём операцию транспонирования схемы из [4]. Транспонированный клеточный элемент e — элемент $Transp(e)$, получающийся из e , если поменять местами метки $l \leftrightarrow t$ и $r \leftrightarrow b$. Транспонированная схема K —

схема $K^T = Transp \circ K \circ T$, где $T : \mathbb{Z}^2 \rightarrow \mathbb{Z}^2, T(x, y) = (y, x)$. По сути, это схема, получающаяся отражением схемы K относительно прямой $y = x$.

Введём операцию отражения схемы по горизонтали. В дальнейшем для краткости операция будет называться просто отражением, так как отражение по вертикали не используется. Отражённый клеточный элемент e — элемент $Refl(e)$, получающийся из e , если поменять местами метки $l \leftrightarrow t$. Отражённая схема K — схема $K^T = Refl \circ K \circ T$, где $T : \mathbb{Z}^2 \rightarrow \mathbb{Z}^2, T(x, y) = (L + 1 - x, y)$, где L — ширина схемы K . По сути, это схема, получающаяся отражением схемы K относительно вертикальной прямой, проведённой через середину схемы.

Введём целый параметр $k \in [\frac{n}{4} + \frac{1}{2} \log_2 n, \frac{n}{2} - \log_2 n]$. Часть блоков будем строить сразу в зависимости от параметра k .

- 1) $KI(a_1, \dots, a_s)$ из [4] и $KI'(a_1, \dots, a_s)$ — повторяющие схемы размером $s \times 1$ и $3s \times 1$ соответственно, принимающие снизу переменные x_1, \dots, x_s и выдающие справа и слева соответственно элементарную конъюнкцию $x_1^{a_1}, x_2^{a_2}, \dots, x_s^{a_s}$

$$\left(\text{здесь } x^a := x \oplus a = \begin{cases} x, & a = 0; \\ \bar{x}, & a = 1. \end{cases} \right).$$

$KI(a_1, \dots, a_s)$ состоит из следующих элементов:

$$\begin{aligned} (1, 1) : t = b, r = (b \oplus a_1); \\ (j, 1) : t = b, r = l(b \oplus a_j) \text{ для } j = 2, \dots, s. \end{aligned}$$

Его площадь равна s .

$KI'(a_1, \dots, a_s)$ — из следующих:

$$\begin{aligned} (1, 1) : t = b, l = (b \oplus a_1); \\ (2, 1) : l = r; \\ (3, 1) : l = r; \\ (j, 1) : \begin{cases} t = b, l = r(b \oplus a_l) \text{ для } j = 3l - 2, l = 2, \dots, s. \\ l = r \text{ для } j \neq 3l - 2, l = 2, \dots, s. \end{cases} \end{aligned}$$

Площадь этого блока равна $3s$.

- 2) $D(x_1, \dots, x_s)$ и $D'(x_1, \dots, x_s)$ — декодеры от s переменных. $D(x_1, \dots, x_s)$ состоит из блоков $KI(a_1, \dots, a_s)$, стоящих на чётных позициях для всех $\{a_1, \dots, a_s\} \in \{0, 1\}^s$. На нечётных позициях стоят коммутационные элементы ($l = r, t = b$), которые соединяют i -й выход предыдущего блока KI с i -м входом следующего блока, а так же передают входы блока D справа налево через весь

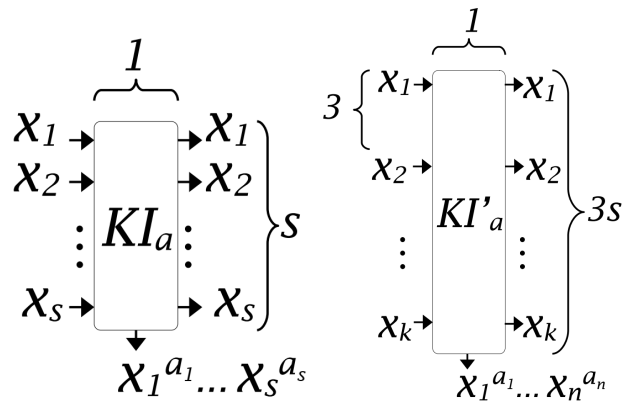


Рис. 3. Структура блоков KI_a и KI'_a , где $a = (a_1, a_2, \dots, a_b)$, для всех $i a_i \in \{0, 1\}$

блок. Его площадь равна $2s2^s$. Этот блок совпадает с транспонированным и зеркально отражённым блоком Q_2 , построенным в работе [4]. В русскоязычной литературе этот блок часто называется дешифратором.

$D'(x_1, \dots, x_s)$ состоит из блоков $KI'(a_1, \dots, a_s)$ для всех $\{a_1, \dots, a_s\} \in \{0, 1\}^s$. Его площадь равна $3s2^s$. При построении

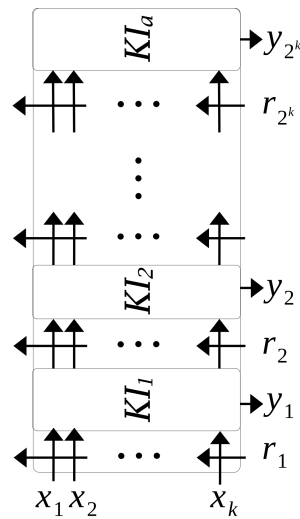


Рис. 4. Структура блока D .

схемы H использованы блоки $D_1 = D'(x_1, \dots, x_{k-\log_2 k})$, $D_2 = D'(x_1, \dots, x_k)$ и $D_3 = D(x_1, \dots, x_k)$.

Лемма 3. Пусть вход блока D_1 меняется раз в k тактов, вход блока D_2 — раз в 2^k тактов, а входы блока D_3 меняются не более чем $\frac{2^{2k}}{k}$ раз за период. Тогда

$$\begin{aligned} l(D_1) &= 3(k - \log_2 k), & w(D_1) &= \frac{2^k}{k}, & W(D_1) &\lesssim 6\frac{2^k}{k}. \\ l(D_2) &= 3k, & w(D_2) &= 2^k, & W(D_2) &\lesssim 6k. \\ l(D_3) &= k, & w(D_3) &= 2 \cdot 2^k, & W(D_3) &\lesssim 4 \cdot 2^{3k-n}. \end{aligned}$$

Доказательство, так же как и доказательства всех подобных лемм ниже, основано на применении леммы 2.

- 3) $e'_a(x_1, \dots, x_{n-2k})$ и $e_a(x_1, \dots, x_{n-2k})$ — повторяющиеся схемы размером $n - 2k \times 1$ и $3(n - 2k) \times 1$, принимающие снизу переменные x_1, \dots, x_{n-2k} и выдающие слева $\bigwedge_{i=1}^{n-2k} x_i \equiv a_i$, где $a = (a_1, \dots, a_{n-2k}) \in \{0, 1\}^{n-2k}$. Иными словами, блоки посылают налево единицу тогда и только тогда, когда вектор значений переменных на входе равен a . Устройство блоков представлено на рисунках 5 и 6.

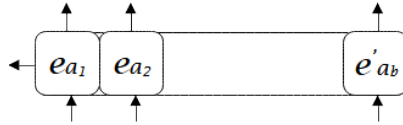


Рис. 5. Структура блока e'_a , где $a = (a_1, a_2, \dots, a_b)$, для всех $i a_i \in \{0, 1\}$

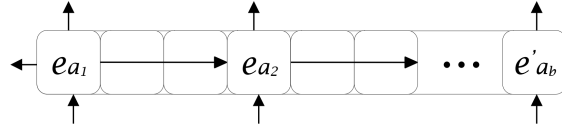


Рис. 6. Структура блока e_a

Лемма 4. Пусть вход блока меняется не более чем 2^{n-2k} раз за период. Тогда

$$l(e_a) = n - 2k, \quad w(e_a) = 1, \quad W(e_a) \leq \frac{n - 2k}{2^{2k}}.$$

- 4) $\kappa_a(x_1, \dots, x_k, e, r, b)$, где $a = (a_1, \dots, a_k) \in \{0, 1\}^s$ — посылает на выходы вниз последовательность a длины s если на входы e, r, b подана 1, иначе все выходы тождественно равны входам напротив них. $z = e, l = r, t = b, y_i = a_i(ebr) | x_i(ebr)$ для $i = 1, \dots, s$. Схема имеет вид, изображённый на рисунке 7. Клеточные элементы,

использованные при построении схемы, приведены на рисунке 1.

$$l(\kappa_a) = k + 3, \quad w(\kappa_a) = 2.$$

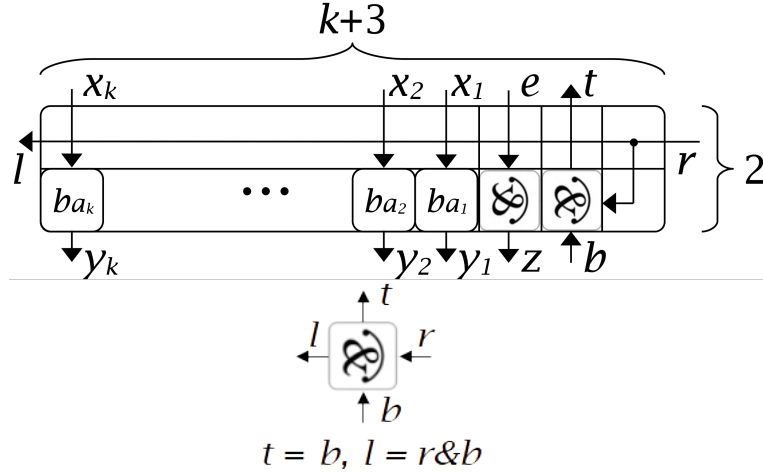


Рис. 7. Структура подблока $\kappa_a, a = (a_k, a_{k-1}, \dots, a_2, a_1)$.

- 5) $K_\alpha(e_1, \dots, e_{2^k/k}, b_1, \dots, b_{2^k/k}, r_1, \dots, r_{2^k})$ где $\alpha = (a_1, \dots, a_{2^{2^k/k}})$, $a_j \in \{0, 1\}^k$ — генератор $2^{2^k/k}$ последовательностей длины k из списка α . Если все входы e_s равны 1, среди входов b_s только вход с номером j равен 1, а остальные 0, и среди входов r_s только вход с номером i равен 1, а остальные 0, то на выходе схемы снизу i -ая группа проводов будет содержать последовательность $a_{(i-1) \cdot 2^k/k + j}$, а остальные нули. Схема состоит из схем κ_a , на входы x_i схем κ_{a_j} подана константа 0 для $j = 1, 2, \dots, 2^k/k$, то есть на верхние схемы в блоке. Схема имеет вид, изображённый на рисунке 8.

$$l(K_\alpha) = 2^k(1 + 3/k), \quad h(K_\alpha) = 2^{k+1}.$$

Лемма 5. Рассмотрим блок

$K_\alpha(e_1, \dots, e_{2^k/k}, b_1, \dots, b_{2^k/k}, r_1, \dots, r_{2^k})$. Пусть входы e_s равны единице с некоторого момента $t_0 < 2^n - 2^{2^k}$ и не более чем 2^{2^k} тактов подряд за период 2^n , причём за это время входы b_s и r_s изменяются следующим образом.

$$b_i = \begin{cases} 1, & \text{если } t \in \cup_{s=1}^{2^k-1} [t_0 + (i-1)k + s2^k, t_0 + ik + s2^k]; \\ 0, & \text{иначе.} \end{cases}$$

$$r_i = \begin{cases} 1, & \text{если } t \in [t_0 + (i-1)2^k, t_0 + i2^k]; \\ 0, & \text{иначе.} \end{cases}$$

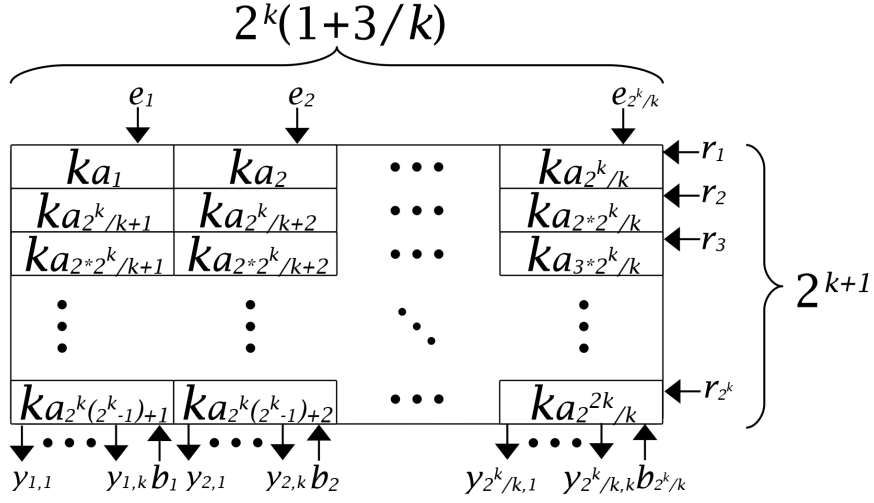


Рис. 8. Структура блока K .

Сначала на b_1 мы k тактов удерживаем 1, а на остальных 0, затем на b_2 мы k тактов удерживаем 1 и так далее. Как только на последнем $b_{2^k/k}$ происходит смена единицы на 0, единица подаётся на b_1 и всё повторяется снова, пока не пройдёт 2^{2k} с момента t_0 . Начиная с такта $t_0 + 2^{2k}$ и до такта 2^n на b_i удерживается 0. На r_i всё происходит точно так же, только переключаются они через 2^k тактов и после выключения r_{2^k} на них 0.

Тогда

$$W(K_\alpha(e_1, \dots, e_{2^k/k}, b_1, \dots, b_{2^k/k}, r_1, \dots, r_{2^k})) \lesssim 4 \cdot 2^{3k-n}.$$

Доказательство. При указанном изменении входов блок K раз в k тактов проводит не более чем на всю свою ширину полосу ширины k . Изменение на проводах e_s происходит дважды за период $2^{k/k}$. $\sum_{s=1}^{2^k/k} \omega(e_s) = 2 \cdot 2^{k+1} \frac{2^k}{k}$. Изменение на проводах r_s происходит 2^k раз за период. Каждое изменение затрагивает только два провода длины 2^k асимптотически. Изменение на проводах b_s происходит $\frac{2^{2k}}{k}$ раз за период. Каждое изменение затрагивает только два провода длины 2^{k+1} асимптотически. Тогда

$$W(K_\alpha) \lesssim \frac{1}{2^n} \left(2k \cdot 2^{k+1} \frac{2^{2k}}{k} + 2^{k+1} 2 \frac{2^k}{k} + 2 \cdot 2^{2k} + 2 \frac{2^{2k}}{k} 2^{k+1} \right) \lesssim 4 \cdot 2^{3k-n}.$$

□

- 6) $U(x_{1,1}, \dots, x_{k,1}, x_{1,2}, \dots, x_{k,2}, \dots, x_{k,2^k/k})$ — блок дизъюнкций. Схема дизъюнктурирует $\frac{2^k}{k}$ групп по k проводов в одну группу из k проводов. Имеет выходы $y_i = \bigvee_{j=1}^{2^k/k} x_{i,j}, i = 1, \dots, k$. Схема изображена на рисунке 9.

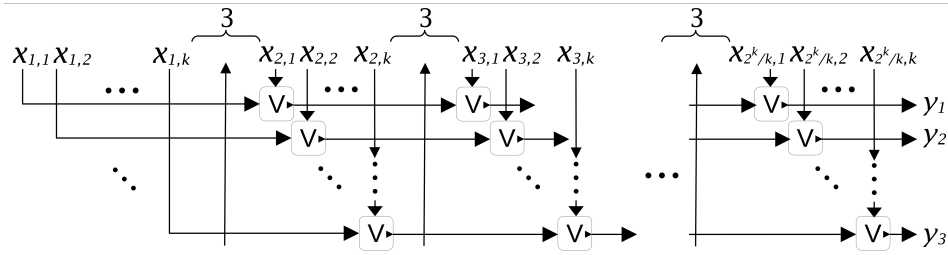


Рис. 9. Структура блока U .

Лемма 6. Пусть вход блока меняется за период не более чем $\frac{2^{2k}}{k}$ раз. Тогда

$$l(U) = 2^k(1 + 3/k), \quad w(U) = k, \quad W(U) \lesssim 2 \cdot 2^{3k-n}.$$

- 7) $B_{a,\delta}(r_1, \dots, r_{2^k}, b_1, \dots, b_{2^k/k}, \eta_1, \dots, \eta_{n-2k})$, где $a \in \{0, 1\}^{n-2k}, \delta = (\delta_1, \dots, \delta_{2^{2s/s}}), \delta_j \in \{0, 1\}^s$ — повторяющаяся схема, подающая на не тождественно равные входам выходы не ноль если $a = \eta = (\eta_1, \dots, \eta_{n-2k})$. В этом случае если на входах справа r_1, \dots, r_{2^k} есть единственная единица на позиции $i \in [1, 2^k]$, а на входа $b_1, \dots, b_{2^k/k}$ есть единственная единица на позиции $j \in [1, 2^k/k]$, то на выходы направо подаётся декодированная последовательность $\delta_{(i-1)2^k+j}$. Площадь блока асимптотически равна $2 \cdot 2^{2k}$ при условии $n \lesssim 2^k$. Схема изображена на рисунке 10. При построении схемы H , реализующей последовательность $\alpha = \overline{\alpha_1, \dots, \alpha_{2^{n-2k}}}$, используются блоки $B_i := B_{i,\alpha_i}, i = 1, \dots, 2^{n-2k}$.

$$l(B) \lesssim 2^k(1 + 3/k), \quad w(B) \lesssim 2^{k+1}.$$

Лемма 7. Рассмотрим переключательную мощность блока $B_{a,\delta}(r_1, \dots, r_{2^k}, b_1, \dots, b_{2^k/k}, \eta_1, \dots, \eta_{n-2k})$ за исключением множества проводов, проводящих $\eta_j: \cup_{j=1}^{n-2k} \omega(\eta_j)$. Пусть входы η_s равны

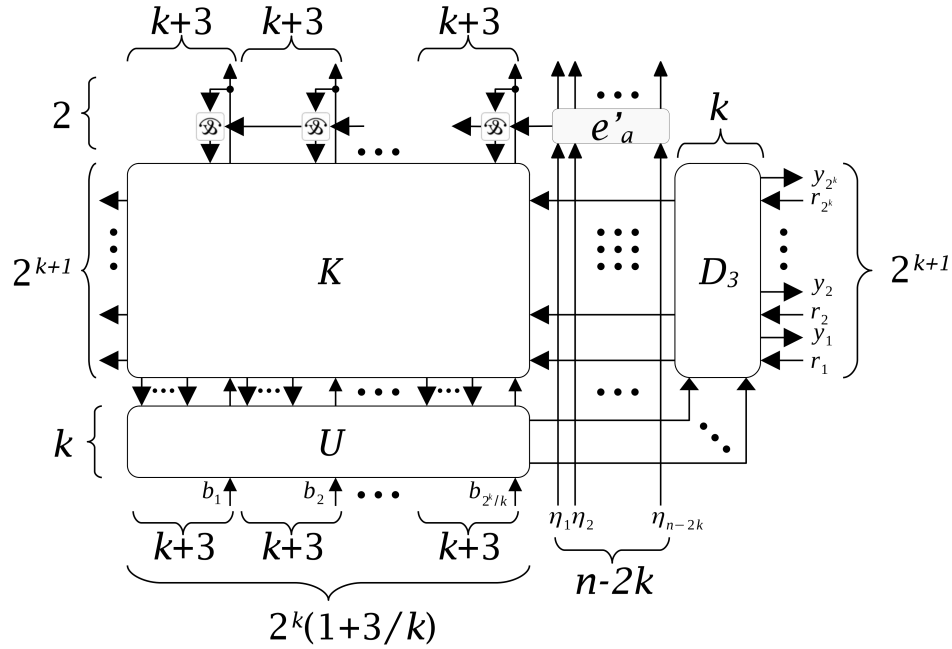


Рис. 10. Структура блока B .

a начиная с некоторого такта t_0 не более чем 2^{2k} тактов подряд за период 2^n , причём за это время входы b_s и r_s изменяются следующим образом.

$$b_i = \begin{cases} 1, & \text{если } t \in \cup_{s=1}^{2^k-1} [t_0 + (i-1)k + s2^k, t_0 + ik + s2^k]; \\ 0, & \text{иначе.} \end{cases}$$

$$r_i = \begin{cases} 1, & \text{если } t \in [t_0 + (i-1)2^k, t_0 + i2^k]; \\ 0, & \text{иначе.} \end{cases}$$

Сначала на b_1 мы k тактов удерживаем 1, а на остальных 0, затем на b_2 мы k тактов удерживаем 1 и так далее. Как только на последнем $b_{2^k/k}$ происходит смена единицы на 0, единица подаётся на b_1 и всё повторяется снова, пока не пройдёт 2^{2k} с момента t_0 . Начиная с такта $t_0 + 2^{2k}$ и до такта 2^n на b_i удерживается 0. На r_i всё происходит точно так же, только переключаются они через 2^k тактов и после выключения r_{2^k} на них 0. Определим $\omega'(\eta) := \cup_{j=1}^{n-2k} \omega(\eta_j)$. Тогда

$$W(B_{a,\delta} \setminus \omega'(\eta)) \lesssim 10 \cdot 2^{3k-n}.$$

Доказательство. Доказательство не зависит от a , δ и прочих индексов блоков, поэтому опустим их при упоминании блоков.

Заметим, что для всех блоков в составе блока B переключательные мощности считались именно при тех входных последовательностях, которые получатся на входах блоков при выполнении условий леммы. Сигнал от блока e_a по пути до блока K затрагивает площадь не более $2 \cdot 2^k(1 + 3/k)$, обозначим элементы в этой площади $\omega'(e_a, K)$; эта же часть схемы проводит изменение по вертикальным проводам, а значит изменение на ней происходит не чаще чем $\frac{2^{2k}}{k}$ раз за цикл. Так же надо учесть провода, проходящие сквозь D_3 и U . В первом случае изменение происходит не чаще чем $2^k/k$ раз за период на двух проводах и расстоянии $n - k$. Во втором — не чаще $2^{2k}/k$ раз на двух проводах и расстоянии k . Обозначим эти провода $\omega'(r) = \cup_{j=1}^{2^k} \omega(r_j)$ и $\omega'(b) = \cup_{j=1}^{2^k/k} \omega(b_j)$ соответственно. Итого

$$\begin{aligned} W(B \setminus \omega'(\eta)) &\lesssim \\ W(K) + W(U) + W(D_3) + W(e) + W(\omega'(e, K)) + W(\omega(U, D_3)) + \\ W(\omega'(r)) + W(\omega'(b)) &\lesssim 4 \cdot 2^{3k-n} + 2 \cdot 2^{3k-n} + 4 \cdot 2^{3k-n} + C \frac{n-2k}{2^{2k}} + \\ &\frac{1}{2^n} \left(2^k(1 + 3/k) \cdot 2 \frac{2^{2k}}{k} + 2k2^{2k} \right) \lesssim 10 \cdot 2^{3k-n} \end{aligned}$$

при $n \lesssim 2^k, k < \frac{n}{2}$. \square

- 8) $C^a(T)$ — счётчик от 0 до a . $a \in \{0, 1\}^s$ является натуральным числом в двоичном представлении. Пока на входе T удерживается единица, счётчик каждый такт увеличивает своё значение до тех пор, пока не достигнет значения a . В тот такт, на котором счётчик достиг значения a , на выход O подаётся единица. В следующий такт счётчик имеет значение 0. Блок имеет площадь $6 \cdot 3(\lceil \log_2 a \rceil + 2)$. При построении схемы H используются как обычные, так и транспонированные или зеркально отражённые блоки $C^a(T)$. Устройство схемы изображено на рисунке 11. Выход O счётчика C_j будем обозначать O_{C_j} . $C_1 := C^k(1)$, C_2 — транспонированная схема $C^{k-\log_2 k}(O_{C_1})$, C_3 — транспонированная схема $C^k(O_{C_2})$, C_4 — зеркально отражённая схема $C^{n-2k}(O_{C_3})$.

Лемма 8.

$$\begin{aligned} l(C_1) &= 6, & w(C_1) &= 3(\log_2 k + 2), & W(C_1) &\leq \log_2 k. \\ l(C_2) &\lesssim 3(\log_2 k + 2), & w(C_2) &= 6, & W(C_2) &\leq \frac{k-\log_2 k}{k}. \\ l(C_3) &= 3(k + 2), & w(C_3) &= 6, & W(C_3) &\leq \frac{k}{2^k}. \\ l(C_4) &= 6, & w(C_4) &= 3(n - 2k + 2), & W(C_4) &\leq \frac{n-2k}{2^{2k}}. \end{aligned}$$

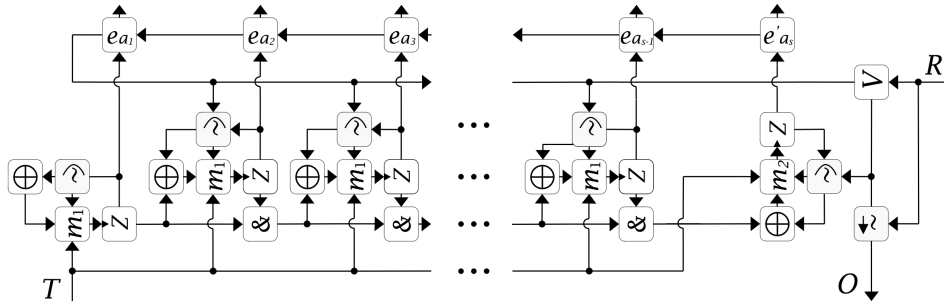


Рис. 11. Структура блока C .

Доказательство. Для оценки переключательной мощности воспользуемся леммой 2. Для корректного применения леммы будем рассматривать каждую задержку как один выход и несколько входов схемы. В такой интерпретации входы блока C_1 меняются каждый такт, блока C_2 — раз в k тактов, блока C_3 — раз в 2^k тактов, а входы блока C_4 меняются 2^{n-2k} раз за период. \square

- 9) $Q_\alpha(x_1, \dots, x_{n-2k})$, где $\alpha = (a_1, \dots, a_{2^{n/2-k}})$, $a_i \in \{0, 1\}^{n-2k}$ — повторяющаяся схема. На единственный не тождественно равный входам выход подаётся единица тогда и только тогда, когда на вход подано одно из чисел a_j . Блок состоит из транспонированных блоков $e_a(x_1, \dots, x_{n-2k})$ и дизъюнкций. Структура блока представлена на рисунке 12.

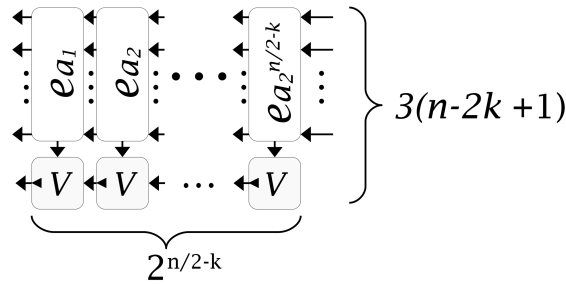


Рис. 12. Структура блока Q_α , где $\alpha = (a_1, a_2, \dots, a_{2^{n/2-k}})$, для всех i $a_i \in \{0, 1\}^{n-2k}$

Лемма 9. Пусть вход схемы меняется не чаще, чем 2^{n-2k} раз за цикл. Тогда

$$l(Q_\alpha) = 2^{n/2-k}, \quad w(Q_\alpha) = n - 2k + 1, \quad W(Q_\alpha) \lesssim 2(n - 2k)2^{n/2-3k}.$$

- 10) $E(x_1, \dots, x_{2^k})$ — энкодер. Номера входов возрастают сверху вниз. Схема реализует на выходе номер в двоичном представлении самого нижнего входного провода, по которому поступила единица. Структура представлена на рисунке 13.

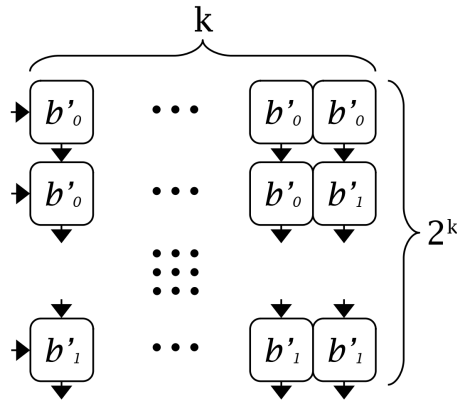


Рис. 13. Структура блока E .

Лемма 10. Пусть вход блока меняется не чаще, чем раз в k тактов. Тогда

$$l(E) = k, \quad w(E) = 2^k, \quad W(E) \lesssim 2 \cdot 2^k.$$

- 11) $f(x_1, \dots, x_k, T)$ — очередь длины k , запоминающая по сигналу T значения входов x_1, \dots, x_k . Каждый такт блок подаёт на выход следующее значение в очереди. Структура блока представлена на рисунке 14. С учётом замечания относительно задержек, сделанного при рассмотрении блоков C , можно считать, что блок работает каждый такт.

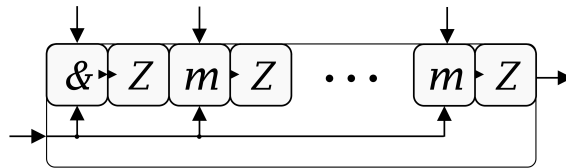


Рис. 14. Структура блока f .

Лемма 11.

$$l(f) = 2k, \quad w(f) = 2, \quad W(f) \lesssim 8k.$$

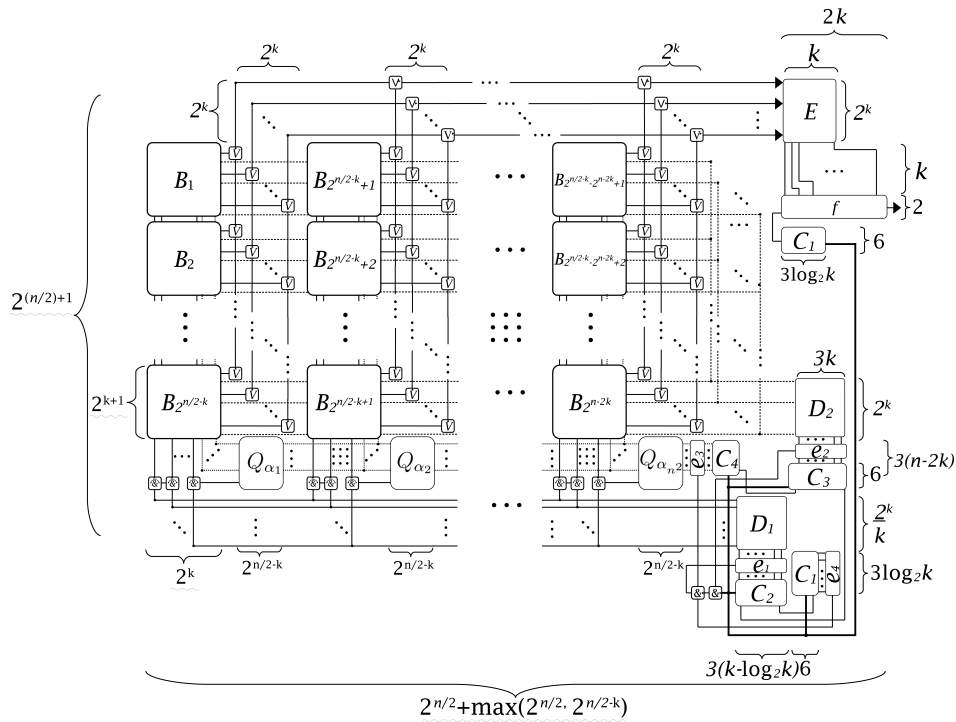


Рис. 15. Структура схемы H , реализующей последовательность α . Волнистой линией подчёркнуты асимптотические значения.

2.6. Описание схемы

Схема H представлена на рисунке 15. На рисунке так же обозначены размеры некоторых блоков и размеры всей схемы. Числа, подчёркнутые волнистой линией - асимптотические значения размеров.

Опишем схему H . Она состоит из 2^{n-2k} блоков B , расположенных в $2^{n/2-k}$ столбцах по $2^{n/2-k}$ блоков, пяти счётчиков C_1, C_1, C_2, C_3, C_4 , декодеров D_1, D_2 , энкодера E , очереди f и блоков $Q_{\alpha_1}, \dots, Q_{\alpha_{2^{n/2-k}}}$.

Счётчик C_1 работает всё время, каждые k тактов он посылает сигнал счётчику C_2 . Счётчик C_2 определяет номер в строке подблока K активного блока B . Этот номер декодируется и доводится до каждого блока B . Как только C_2 переполнился, то есть достиг последнего номера, он обнуляется и отправляет сигнал в счётчик C_3 . Счётчик C_3 определяет номер строки подблока K активного блока B . Этот номер так же декодируется и доводится до всех блоков B . Как только C_3 переполнился, он обнуляется и отправляет сигнал в счётчик C_4 . Последний счётчик определяет номер активного блока B . Как только он переполняется, схема

начинает заново генерировать последовательность, так как в это момент все счётчики так же сброшены. Провода, по которым идёт номер последовательности в строке изображены на рисунке 15 пунктирной линией, провода, по которым идёт номер строки — прерывистыми.

Сигналы от счётчиков C_2 и C_3 декодируются и доводятся до блоков B . Блоки B устроены так, что они активны, то есть изменяются вне коммутационных элементов, только если число на выходах C_4 равно номеру блока. В любом состоянии блок проводит насквозь без изменений сигнал от C_4 и декодированные сигналы от C_2 и C_3 . Рассмотрим работу активного блока. В K приходят две единицы: одна по какому-то проводу r_i вторая по какому-то проводу b_j . На «пересечении» этих проводов в блоке k содержится некоторая полоска длины k . Она отправляется вниз, с помощью U приходит в D_3 , где декодируется. В итоге циклическое перещёлкивание входов некоторого блока B последовательно заставляет его посылать на выход декодированные полоски длины k . В одном блоке B суммарная длина полосок составляет 2^{2k} , тогда всего блоков будет 2^{n-2k} . Как только очередной блок отдал все свои полоски, увеличивается значение на счётчике C_4 , и активным становится следующий в столбце снизу блок. Когда в столбце заканчиваются блоки, активным становится верхний блок следующего столбца и так далее. Декодированная полоска передаётся к блоку E и превращается в ту самую полоску длины k , которая лежала в блоке B . По сигналу от счётчика C_1 очередь f запоминает во все свои задержки биты этой полоски, после чего на протяжении k тактов посылает их последовательно на выход всей схемы.

Блоки Q обеспечивают прохождение сигнала от C_2 (это наиболее часто меняющийся сигнал от счётчиков, проходящий достаточно большое расстояние) только в столбец с активным блоком B . Таким образом изменение сигнала затрагивает число элементов, равное по порядку периметру схемы, а не её площади.

Возможен случай, когда в последнем столбце блоков B есть пустые блоки, то есть блоки, не содержащие ни одного кусочка генерируемой последовательности. Так же возможен случай, когда есть блок B , в котором заполнены не все строки и/или не все полоски в строке. Для этого предусмотрен механизм прерывания. По заданным 2^n и k легко вычислить номер последнего блока B , в котором есть значащие полоски, так же легко вычислить номер последней горизонтальной полосы и полоски длины k , содержащих часть генерируемой последовательности. Перед каждым управляющим счётчиком ставится блок e_j , проверяющий на равенство номеру последнего блока для счётчика C_4 , номеру полосы для счётчика C_3 , номеру полоски длины k и номеру от начала полосы. Когда все эти равенства выполнены, то схема H выдала последний бит последовательности. В этот же такт по проводам, отмеченным на рисунке 15

жирной линией, проходит сигнал на сброс счётчиков в начальное состояние.

2.7. Оценка переключательной мощности

Оценим переключательную мощность всех блоков B . Легко заметить что входы блоков B в схеме H ведут себя в точности так, как описано в лемме 7. Как следует из устройства схемы, на каждый блок последовательно подаются снизу декодированные числа от 0 до $\frac{2^k}{k}$, потом справа декодированное число увеличивается на 1 и всё повторяется снова до достижения декодированного числа 2^k на проводах справа.

Провода из D_1 проходят

$$(2^{n/2} + \max(2^{n/2}, 2^n - 2k)) + \frac{2^{n/2}}{k} + 2^{n/2+1}.$$

Первые два слагаемых отвечают за длину горизонтальной шины, — за шины, идущие от горизонтальной шины к конъюнкциям, а последние два — за длину одной вертикальной шины. Такой результат достигается за счёт блокировки сигнала на входе во все столбцы, кроме столбца с "активным" блоком B . Аналогично провода из D_2 проходят $2^{n/2+1} + (2^k + \max(2^{n/2-k}, 2^k))2^{n-2k} \approx 2^{n/2+1} + 2^{n-k} + \max(2^{3n/2-3k}, 2^{n-k})$ асимптотически.

Провода, соединяющие E и f , имеют длину не более $2k$, их ровно k штук, значение на них меняется не более чем $\frac{2^n}{k}$ раз.

Провод, ведущий от Q_{α_j} к конъюнкциям под столбцом блоков B , имеет длину $n - 2k$, значение на нём меняется дважды за цикл, так как номера блоков B перебираются последовательно.

Наконец, сама декодированная подпоследовательность, генерируемая блоком B , проходит длину не более $3 \cdot 2^{n/2} + \max(2^{n/2}, 2^n - 2k)$ асимптотически раз в k тактов, то есть $\frac{2^n}{k}$ раз.

Назовём $\omega'(D_1)$ — провода, ведущие от блока D_1 к конъюнкциям под столбцами блоков B и провода, выходящие из этих конъюнкций. $\omega'(B)$ — все коммутационные элементы и дизъюнкции, выходящие из блоков B_j направо. Проще говоря, это те элементы схемы, через которые из блоков B_j в блок E_1 проходят декодированные подпоследовательности. В итоге

переключательная мощность схемы H оценивается как

$$\begin{aligned}
W(H) &\lesssim 2^{n-2k}W(B) + 2W(C_1) + W(C_2) + W(C_3) + W(C_4) + W(D_1) + \\
&W(D_2) + W(E) + W(f) + W(\omega(C_2, C_3)) + W(\omega(C_3, C_4)) + W(\omega'(D_1)) + \\
&W(\omega(D_2)) + W(\omega(E, f)) + W(\omega(C_4)) + W(\omega'(B)) \lesssim \\
10 \cdot 2^k + \frac{1}{2^n} &\left(36 \cdot 2^n \log_2 k + 36(k - \log_2 k) \frac{2^n}{k} + 36k2^{n-k} + 36(n - 2k)2^{n-2k} + \right. \\
6 \cdot 2^k \frac{2^n}{k} &+ 6 \cdot 2^k k 2^{n-k} + 2 \cdot 2^k k \frac{2^n}{k} + 8k2^n + \frac{2^k}{k} 2^{n-k} + 2 \cdot 2^k 2^{n-2k} + \\
2 \left(3 \cdot 2^{n/2} + \max \left(2^{n/2}, 2^{n-2k} \right) \right) &\frac{2^n}{k} + \\
2 \left(2 \cdot 2^{n/2} + 2^{n-k} + \max \left(2^{n-k}, 2^{3n/2-3k} \right) \right) &2^{n-k} + k \cdot 2k \frac{2^n}{k} + \\
k \left(2^{n/2} + \max \left(2^{n/2}, 2^{n-2k} \right) + 2 \cdot 2^{n-k} \right) &2^{n-2k} + \\
2 \left(3 \cdot 2^{n/2} + \max \left(2^{n/2}, 2^{n-2k} \right) \right) \frac{2^n}{k} &\lesssim \\
10 \cdot 2^k + 6 \frac{2^k}{k} + 2 \cdot 2^k + 3 \frac{2^{n/2}}{k} + \max \left(\frac{2^{n/2}}{k}, \frac{2^{n-2k}}{k} \right) &2 \cdot 2^{n/2-k} + 2^{n-2k} + \\
\max \left(2^{n-2k}, 2^{3n/2-4k} \right) + 6 \frac{2^{n/2}}{k} + \max \left(2 \frac{2^{n/2}}{k}, 2 \frac{2^{n-2k}}{k} \right) &\lesssim \\
12 \cdot 2^k + 9 \frac{2^{n/2}}{k} + 3 \max \left(\frac{2^{n/2}}{k}, \frac{2^{n-2k}}{k} \right) + 2^{n-2k} + \max \left(2^{n-2k}, 2^{3n/2-4k} \right) &
\end{aligned} \tag{1}$$

Вспомним, что $k \in [\frac{n}{4} + \frac{1}{2} \log_2 n, \frac{n}{2} - \log_2 n]$. Легко заметить, что при других значениях k порядок $W(H)$ увеличится: при уменьшении k увеличится порядок пятого слагаемого в 1, а при увеличении вырастет порядок первого слагаемого в 1. Тогда

$$\begin{aligned}
W(H) &\lesssim 12 \cdot 2^k + 12 \cdot \frac{2^{n/2}}{k} + 2 \cdot 2^{n-2k}. \\
W(H) &\lesssim \begin{cases} 50 \frac{2^{n/2}}{k}, & \text{если } k = \frac{n}{4} + \frac{1}{2} \log_2 n, \\ 12 \frac{2^{n/2}}{k}, & \text{если } k \in (\frac{n}{4} + \frac{1}{2} \log_2 n, \frac{n}{2} - \log_2 n), \\ 36 \frac{2^{n/2}}{n}, & \text{если } k = \frac{n}{2} - \log_2 n. \end{cases}
\end{aligned}$$

В схеме использовано $n + k + \log_2 k$ задержек. Лемма 1 доказана.

Таким образом при выборе $k = \frac{n}{2} - 2 \log_2 n$ достигается минимум по асимптотике $12 \frac{2^{n/2}}{n}$ при использовании $\frac{3}{2}n$ задержек асимптотически.

Однако, если взять $k = \frac{n}{4} + \log_2 n$, то достаточно использовать $\frac{5}{4}n$ задержек асимптотически. Платой будет ухудшение асимптотики до $48 \frac{2^{n/2}}{n}$.

3. Заключение

В работе показано, что применение задержек в плоских схемах позволяет улучшить оценку переключательной мощности относительно тривиального использования результата, известного для плоских схем, реализующих булевы функции. В дальнейшем планируется с одной стороны двигаться в сторону получения нижней оценки переключательной мощности реализации автоматными схемами периодических последовательностей, а с другой в сторону получения оценок переключательной мощности реализации автоматными схемами произвольных автоматов.

Список литературы

- [1] Кравцов С. С., “О реализации функций алгебры логики в одном классе схем из функциональных и коммутационных элементов”, *Проблемы кибернетики*, **19** (1967), 285–293.
- [2] Жуков Д. А., “О вычислении частичных булевых функций клеточными схемами”, *Дискретный анализ и исследование операций*, **11:1** (2004), 32–40.
- [3] Шкаликова Н. А., “О реализации булевых функций схемами из клеточных элементов.”, *Математические вопросы кибернетики*, **2** (1989), 177–197.
- [4] Г. В. Калачев, “Порядок мощности плоских схем, реализующих булевы функции”, *Дискрет. матем.*, **26:1** (2014), 49–74.
- [5] Г. В. Калачев, “Обобщение оценок мощности плоских схем, реализующих частичные булевы операторы”, *Вестн. Моск. Ун-та.*, **3**, Сер. 1 Математика. Механика. (2018), 60–64.
- [6] Г. В. Калачев, “Нижние оценки мощности плоских схем, реализующих частичные булевы операторы”, *Интеллектуальные системы. Теория и приложения*, **18:2** (2014), 279–322.
- [7] Касим-Заде О. М., “Об одной мере активности схем из функциональных элементов.”, *Математические вопросы кибернетики*, **4** (1992), 218–228.

- [8] Шуткин Ю. С. , “Асимптотически оптимальная реализация булевых функций информационными графами.”, *Дискретная математика*, **23**:4 (2011), 80–102.
- [9] Г. В. Калачев, “Оценки мощности плоских схем, реализующих монотонные функции”, *Интеллектуальные системы. Теория и приложения*, **21**:2 (2017), 163–192.
- [10] С. А. Ложкин, В. С. Зизов, “Уточнённые оценки сложности дешифратора в модели клеточных схем из функциональных и коммутационных элементов”, *Учёные записки казанского университета. Серия физико-математические науки*, **162**:3 (2020), 322-334.
- [11] Кудрявцев В. Б. , Алёшин С. В. , Подколзин А. С. , *Введение в теорию автоматов: Монография*, 2, Издательство Московского университета, Москва, 2019, ISBN: 978-5-19-011370-9.

**Upper estimations of autonomous automata planar scheme
Vorotnikov A.S.**

Switchable power of flat automatic schema without inputs implementation by periodical sequence is recieved in this work. A scheme is given that implements arbitrary pre-defined sequence of length 2^n for positive integer n with switchable power no more than $\frac{2^{n/2}}{n}$.

Keywords: boolean circuit , finite automata, models of VLSI, planar circuit, circuit power, Shannon function, upper estimations.

References

- [1] S. Kravtsov, “About realisation boolean functions in one class logic circuits over the set of functional and commutation elements”, *Problems of cybernetics*, **19** (1967), 285-293 (In Russian).
- [2] D. Zhukov, “On the calculation of partial Boolean functions by cellular schemes”, *Discrete analysis and operations researchs*, **11**:1 (2004), 32-40 (In Russian).
- [3] N. Shkalikova, “On the implementation of Boolean functions by schemes of cellular elements”, *Mathematical questions of cybernetics*, **2** (1989), 177-197 (In Russian).
- [4] G. Kalachev, “The power order of planar circuits implementing Boolean functions”, *Discrete mathematics*, **26**:1 (2014), 49-74 (In Russian).

- [5] Kalachev G., “Generalization of power estimates of planar schemes implementing partial Boolean operators”, *Bulletin of the Moscow University*, **3**, Series 1 Mathematics. Mechanics. (2018), 60-64 (In Russian).
- [6] Kalachev G., “Lower power estimates of planar schemes implementing partial Boolean operators”, *Intelligent systems. Theory and applications*, **18**:2 (2014), 279-322 (In Russian).
- [7] Kasim-Zade O., “About one measure of the activity of circuits from functional elements.”, *Mathematical questions of cybernetics*, **4** (1992), 218-228 (In Russian).
- [8] Shutkin Y., “Asymptotically optimal implementation of Boolean functions by information graphs.”, *Discrete mathematics*, **23**:4 (2011), 80-102 (In Russian).
- [9] G. Kalachev, “Power estimates of flat circuits implementing monotone functions”, *Intelligent systems. Theory and applications*, **21**:2 (2017), 163-192 (In Russian).
- [10] S. Lozhkin, V. Zizov, “Refined estimates of the complexity of the decoder in the model of cellular circuits from functional and switching elements”, *Scientific notes of Kazan University. Series of physical and mathematical sciences*, **162**:3 (2020), 322-334 (In Russian).
- [11] Kudriavtsev V.B., Aleshin S.V., Podcolzin A.S., *Introduction to automata theory: Monograph*, 2, Moscow University Publishing, Moscow, ISBN: 978-5-19-011370-9 (In Russian).